

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 06-114061
 (43) Date of publication of application : 26.04.1994

(51) Int.Cl.

A61B 8/14
G01N 29/22

(21) Application number : 04-291929

(71) Applicant : HITACHI MEDICAL CORP

(22) Date of filing : 07.10.1992

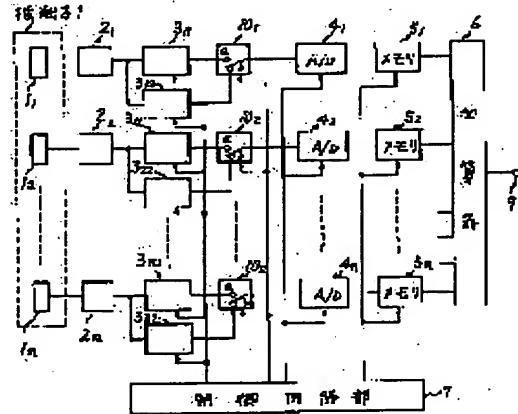
(72) Inventor : OGAWA TOSHIO
KONDO TOSHIRO

(54) RECEIVED WAVE PHASE-SHAPING CIRCUIT FOR ULTRASONIC DIAGNOSTIC APPARATUS

(57) Abstract:

PURPOSE: To enable the obtaining of a plurality of ultrasonic beams in real time without enlarging the circuit size in a received wave phase-shaping circuit for an ultrasonic diagnostic apparatus.

CONSTITUTION: Analog variable delay lines at respective channels of array vibrator elements 11-1n are arranged in plurality 311 and 312 per vibrator element 11 while switch gears 101-10n are provided to connect the analog variable delay lines 311-3n2 with a mutual switching. The switch gears 101-10n are controlled in switching by a control signal from a control circuit section 7 while digital delay means (41-4n, and 51-5n) are controlled in time division. This enables the obtaining of a plurality of ultrasonic beams in real time without enlarging the whole size of a received wave phase-shaping circuit dispensing with a plurality of systems thereof.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

KC 035

引例1

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-114061

(43)公開日 平成6年(1994)4月26日

(51)Int.Cl.⁵
 A 61 B 8/14
 G 01 N 29/22

識別記号
 501
 庁内整理番号
 7507-4C
 6928-2J

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平4-291929

(22)出願日 平成4年(1992)10月7日

(71)出願人 000153498

株式会社日立メディコ

東京都千代田区内神田1丁目1番14号

(72)発明者 小川 俊雄

東京都千代田区内神田一丁目1番14号 株

式会社日立メディコ内

(72)発明者 近藤 敏郎

東京都千代田区内神田一丁目1番14号 株

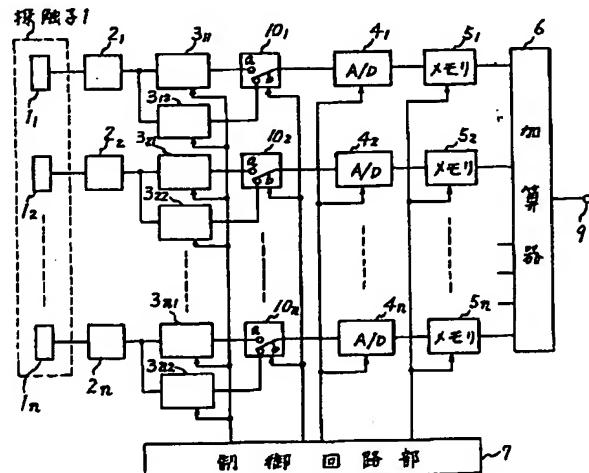
式会社日立メディコ内

(54)【発明の名称】 超音波診断装置の受波整相回路

(57)【要約】

【目的】超音波診断装置の受波整相回路において、回路規模を大きくすることなく複数本の超音波ビームを実時間で得る。

【構成】配列振動子素子 1_1 ～ 1_n の各チャンネル毎のアナログ可変遅延線を一つの振動子素子 1_1 に対して複数個 3_{11} ， 3_{12} 並列に設けると共に、これらのアナログ可変遅延線 3_{11} ～ 3_{n2} を交互に切り換えて接続する切換え器 10_1 ～ 10_n を設け、制御回路部7からの制御信号により上記切換え器 10_1 ～ 10_n を切換え制御すると共にディジタル遅延手段（ 4_1 ～ 4_n ， 5_1 ～ 5_n ）を時分割制御するようにしたものである。これにより、受波整相回路の全体を複数系統設けることなく、回路規模を大きくしないで複数本の超音波ビームを実時間で得ることができる。



1

【特許請求の範囲】

【請求項1】探触子の配列振動子素子で各チャンネル毎に受信した被検体からの反射エコー信号をそれぞれ入力し、これらの反射エコー信号に所定の微小遅延時間を与えるアナログ可変遅延手段と、このアナログ可変遅延手段で遅延を与えられた受波信号をデジタル信号に変換すると共にこのデジタル信号をサンプリング周期の間隔で遅延するデジタル遅延手段と、これらの遅延手段で位相が揃えられた各チャンネルの受波信号を加算する加算手段とを有する超音波診断装置の受波整相回路において、上記各チャンネル毎のアナログ可変遅延手段を一つの振動子素子に対して複数個並列に設けると共に、これらのアナログ可変遅延手段を交互にて切り換えて接続する切換手段を設け、制御回路部からの制御信号により上記切換手段を切り換え制御すると共に上記デジタル遅延手段を時分割制御するようにしたことを特徴とする超音波診断装置の受波整相回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、超音波を利用して被検体内の診断部位について断層像を得て表示する超音波診断装置において受波信号を整相加算する受波整相回路に関し、特に回路規模を大きくすることなく複数本の超音波ビームを実時間で得ることができる受波整相回路に関する。

【0002】

【従来の技術】従来のこの種の受波整相回路は、特開平2-26548号公報に記載された超音波診断装置において提案されており、図5に示すように、探触子1の配列振動子素子 $1_1 \sim 1_n$ で各チャンネル毎に受信した被検体からの反射エコー信号をそれぞれ入力し、これらの反射エコー信号に所定の微小遅延時間を与えるアナログ可変遅延手段($3_1 \sim 3_n$)このアナログ可変遅延手段($3_1 \sim 3_n$)で遅延を与えられた受波信号をデジタル信号に

$$t_3 = n \cdot T_s + T_a$$

となる。上記図6における遅延時間 t_3 の内容を拡大して示すと図7のようになり、この図7における T_s と T_a との関係では、上記の式(1)においては $n=4$ となる。このようなアナログ及びデジタルの遅延手段による遅延時間の付与により、メモリ $5_1 \sim 5_n$ の出力は、全チャンネルの振動子素子 $1_1 \sim 1_n$ の受波信号が同位相となり、次の加算器6に全チャンネルの受波信号が入力して加算され、出力端子9から超音波ビームが出力される。

【0005】

【発明が解決しようとする課題】しかし、このような従来の受波整相回路においては、図5に示す加算器6の出力端子9から実時間で得られる超音波ビームの本数は1本だけであったので、断層像の撮像時間の高速化が図れないものであった。従って、心臓などの速い運動をする

変換すると共にこのデジタル信号をサンプリング周期の間隔で遅延するデジタル遅延手段($4_1 \sim 4_n$, $5_1 \sim 5_n$)と、これらの遅延手段で位相が揃えられた各チャンネルの受波信号を加算する加算手段(6)とを有して成っていた。なお、上記アナログ可変遅延手段は各チャンネル毎に設けられたアナログ可変遅延線 3_1 , 3_2 , ..., 3_n から成り、デジタル遅延手段は各チャンネル毎に設けられたA/D変換器 4_1 , 4_2 , ..., 4_n とメモリ 5_1 , 5_2 , ..., 5_n とから成り、加算手段は各チャンネルに共通に設けられた加算器6から成る。また、図5において、符号 $2_1 \sim 2_n$ は各チャンネル毎の振動子素子 $1_1 \sim 1_n$ から入力した反射エコー信号を増幅するプリアンプを示しており、符号7は上記各構成要素の動作を制御する制御回路部を示している。

【0003】図6は図5に示す探触子1の各チャンネルの振動子素子 $1_1 \sim 1_n$ に入力する受波面の状態を示す説明図である。この受波波面8は、上記探触子1の前面に向って凸形の円弧状となり、列状に並んだ中心部の振動子素子 1_1 には早く到達し、両端部の振動子素子 1_1 , 1_n には遅く到達する。このままでは正しい画像が作成できないので、図5に示す受波整相回路において、中心部の振動子素子 1_1 で受波した信号には大きな遅延時間を与え、両端部の振動子素子 1_1 , 1_n で受波した信号には小さな遅延時間を与えて、全チャンネルの振動子素子 $1_1 \sim 1_n$ でそれぞれ受けた受波信号を同位相とする。

【0004】すなわち、探触子1で受信した受波信号はプリアンプ $2_1 \sim 2_n$ で増幅された後、アナログ可変遅延線 $3_1 \sim 3_n$ により例えば時間 T_s の遅延が与えられる。この遅延が与えられた受波信号はその後A/D変換器 $4_1 \sim 4_n$ に入力し、サンプリング周期 T_s でサンプリングされ、次のメモリ $5_1 \sim 5_n$ により時間 $n \cdot T_s$ の遅延が与えられる。ここで、 $T_s < T_a$ である。いま、図6において、第3番目の振動子素子 1_3 で受信した受波信号に与える遅延時間を t_3 とすれば、

$$\dots (1)$$

臓器に対しては精密な画像が得られず、画像診断が正確には行えないものであった。これに対して、特公昭56-20017号公報に記載されているように、一つの探触子1に対して受波整相回路を並列に複数組配置する方式が提供されている。しかし、この場合は、複数本の超音波ビームを得るためにその本数分の受波整相回路を並列に配置しなければならないので、回路規模が大形化するという問題点が生ずるものであった。

【0006】そこで、本発明は、このような問題点に対処し、回路規模を大きくすることなく複数本の超音波ビームを得ることができる受波整相回路を提供することを目的とする。

【0007】

【課題を解決するための手段】上記目的を達成するため50に、本発明による受波整相回路は、探触子の配列振動子

素子で各チャンネル毎に受信した被検体からの反射エコ一信号をそれぞれ入力しこれらの反射エコー信号に所定の微小遅延時間を与えるアナログ可変遅延手段と、このアナログ可変遅延手段で遅延を与えられた受波信号をデジタル信号に変換すると共にこのデジタル信号をサンプリング周期の間隔で遅延するデジタル遅延手段と、これらの遅延手段で位相が揃えられた各チャンネルの受波信号を加算する加算手段とを有する超音波診断装置の受波整相回路において、上記各チャンネル毎のアナログ可変遅延手段を一つの振動子素子に対して複数個並列に設けると共に、これらのアナログ可変遅延手段を交互に切り換えて接続する切換手段を設け、制御回路部からの制御信号により上記切換手段を切り換え制御すると共に上記デジタル遅延手段を時分割制御するようにしたものである。

【0008】このように構成された受波整相回路は、探触子の配列振動子素子の一つずつに対してアナログ可変遅延手段を並列に複数個設けると共に、これらのアナログ可変遅延手段を交互に切り換えて接続する切換手段を設けたことにより、制御回路部からの制御信号によって上記切換手段を切り換え制御すると共に、デジタル遅延手段を時分割制御するように動作する。これにより、受波整相回路の全体を複数系統設けることなく、回路規模を大きくしないで複数本の超音波ビームを実時間で得ることができる。

【0009】

【実施例】以下、本発明の実施例を添付図面に基づいて詳細に説明する。図1は本発明による超音波診断装置の受波整相回路の実施例を示すブロック図である。この受波整相回路は、1回の超音波の送受信に対して複数本の超音波ビームを得るもので、図に示すように、探触子1の配列振動子素子 $1_1 \sim 1_n$ に対応して設けられたアナログ可変遅延線 $3_{11} \sim 3_{n2}$ と、切換え器 $1_{01} \sim 1_{0n}$ と、A/D変換器 $4_1 \sim 4_n$ と、メモリ $5_1 \sim 5_n$ と、加算器6と、制御回路部7とを有して成る。

【0010】上記探触子1は、超音波診断装置において被検体の診断部位に対して超音波を送受波するもので、例えば短冊状に形成された複数の振動子素子 $1_1, 1_2, \dots, 1_n$ が一列状にチャンネル分だけ配列されている。これらの振動子素子 $1_1 \sim 1_n$ の受信出力側には、それぞれプリアンプ $2_1, 2_2, \dots, 2_n$ が設けられている。このプリアンプ $2_1 \sim 2_n$ は、各チャンネル毎の振動子素子 $1_1 \sim 1_n$ から入力した反射エコー信号を增幅するものである。

【0011】アナログ可変遅延線 $3_{11} \sim 3_{n2}$ は、上記探触子1の配列振動子素子 $1_1 \sim 1_n$ で各チャンネル毎に受信した被検体からの反射エコー信号をプリアンプ $2_1 \sim 2_n$ を介してそれぞれ入力し、これらの反射エコー信号に所定の微小遅延時間を与える手段となるもので、その内部構成は図4に示すように、トランジスタ 1_1 と、バ

リキャップコンデンサCと、固定抵抗Rとから成り、一段当たりの遅延時間tは、

$$t = 2RC$$

で近似的に与えられる。ここで、図1に示す制御回路部7からの制御信号(電圧)により上記バリキャップコンデンサCの容量を例えば $C_1 \sim C_2$ のように変化させると、それに相当した遅延時間の変化 Δt は、次のように得られる。

$$\Delta t = t_1 - t_2 = 2RC_1 - 2RC_2$$

なお、このようなアナログ可変遅延線としては、特願平3-348408号で提案されたものがある。

【0012】そして、本発明においては、各チャンネル毎のアナログ可変遅延線は、一つの振動子素子 $1_1, 1_2, \dots, 1_n$ に対して複数個(例えば2個)並列に設けられている。すなわち、第一の振動子素子 1_1 に対して2個のアナログ可変遅延線 $3_{11}, 3_{12}$ が並列に設けられ、第二の振動子素子 1_2 に対して2個のアナログ可変遅延線 $3_{21}, 3_{22}$ が並列に設けられ、…、さらに、第nの振動子素子 1_n に対しても2個のアナログ可変遅延線 $3_{n1}, 3_{n2}$ が並列に設けられている。

【0013】切換え器 $1_{01} \sim 1_{0n}$ は、上記アナログ可変遅延線 $3_{11}, 3_{12}$ をチャンネル毎に交互に切り換えて接続する手段となるもので、内部には一方のアナログ可変遅延線に接続された接点aと、他方のアナログ可変遅延線に接続された接点bとを有し、さらにこれらの接点a, b間で切り換えられるスイッチを有している。そして、図1に示すように、例えば第一の振動子素子 1_1 に対応して設けられた2個のアナログ可変遅延線 $3_{11}, 3_{12}$ に対して第一の切換え器 1_{01} が接続され、…、第nの振動子素子 1_n に対応して設けられた2個のアナログ可変遅延線 $3_{n1}, 3_{n2}$ に対して第nの切換え器 1_{0n} が接続されており、後述の制御回路部7からの制御信号により切り換えが制御されるようになっている。

【0014】また、A/D変換器 $4_1 \sim 4_n$ は、上記アナログ可変遅延線 $3_{11}, 3_{12}$ によって遅延を与えられた受波信号を切換え器 $1_{01} \sim 1_{0n}$ を介して入力し、デジタル信号に変換するもので、上記第1～第nの切換え器 $1_{01} \sim 1_{0n}$ の出力側にそれぞれ設けられると共に、制御回路部7からの制御信号によりサンプリング周期が時分割制御されるようになっている。さらに、メモリ $5_1 \sim 5_n$ は、上記A/D変換器 $4_1 \sim 4_n$ から出力されたデジタル信号をそれサンプリング周期の間隔で遅延を行うもので、制御回路部7からの制御信号により、それぞれのA/D変換器 $4_1 \sim 4_n$ から入力する受波信号の書き込みと読み出しの間の時間差を制御して上記遅延を実現するようになっている。そして、上記A/D変換器 $4_1 \sim 4_n$ と、メモリ $5_1 \sim 5_n$ とでデジタル遅延手段を構成している。

【0015】加算器6は、上記アナログ可変遅延線 $3_{11} \sim 3_{n2}$ 及びデジタル遅延手段($4_1 \sim 4_n, 5_1 \sim 5_n$)で

位相が揃えられた各チャンネルの受波信号を総て入力して加算する手段となるもので、これにより前記各振動子素子 $1_1 \sim 1_n$ で収集した受波信号が整相加算され出力端子9から超音波ビームが出力されるようになっている。

【0016】次に、このように構成された受波整相回路において2本の超音波ビームを得る動作について、図2及び図3を参照して説明する。まず、図1において、各チャンネルのアナログ可変遅延線 $3_{11}, 3_{12}, 3_{21}, 3_{22}; \dots$ の出力は、次の切換え器 $1_{01}, 1_{02}, \dots$ へ入力して交互に切り換えられ、さらにその次のA/D変換器 $4_1, 4_2, \dots$ へ送られる。このとき、上記切換え器 $1_{01} \sim 1_{0n}$ の制御信号は、図2(a)に示すように、“1”的ときは例えば第1ビーム側のアナログ可変遅延線 $3_{11}, 3_{21}, \dots$ へ切り換えるように働く、“0”的ときは例えば第2ビーム側のアナログ可変遅延線 $3_{12}, 3_{22}, \dots$ へ切り換えるように働く。そして、複数ビーム用のA/D変換器 $4_1 \sim 4_n$ のサンプリング時刻は、上記切換え器 $1_{01} \sim 1_{0n}$ の切り換え時刻の直後に設定する。図2には示されていないが、切換え器 $1_{01} \sim 1_{0n}$ の切り換え時刻の直後には切り換え雑音が発生するため、その切り換え雑音が静定した後にA/D変換器 $4_1 \sim 4_n$ のサンプリングをする必要がある。

【0017】ここで、上記A/D変換器 $4_1, 4_2, \dots$ の信号のサンプリング周期は、図2(a)に示す切換え器 $1_{01} \sim 1_{0n}$ の制御信号に同期した時分割制御により、図2(b)に示すように、従来の1本の超音波ビームのサンプリング周期 T_s に対して半分の $T_s/2$ となる。いま、図1に示す第一の振動子素子 1_1 からの受波信号について2本の超音波ビームを作ることを考え、第1ビーム及び第2ビームのそれぞれに必要な遅延時間の合計を図3に示すように t_{11}, t_{12} とすれば、デジタル遅延手段($4_1, 5_1$)の分担する遅延時間は $n \cdot T_s$ (図3では $n=4$)で共通であるが、アナログ可変遅延線 $3_{11}, 3_{12}$ の分担する遅延時間はそれぞれ T_{a1}, T_{a2} となる。従って、次式のように表される。

$$t_{11} = n + T_s + T_{a1}$$

$$t_{12} = n + T_s + T_{a2}$$

【0018】このようにして、遅延時間がそれぞれ t_{11}, t_{12} のように与えられた2本の超音波ビームが、第一の振動子素子 1_1 からの受波信号について作られる。以下、同様にして、図1に示す各振動子素子 $1_2 \sim 1_n$ からの受波信号について、それぞれ2本の超音波ビームが実時間で作られる。

【0019】上記の場合の具体的な数値例を示すと、アナログ可変遅延線 $3_{11} \sim 3_{n2}$ の可変遅延時間は零から最大で 100 ns であり、従来の単一ビームの場合のA/D変換器 $4_1 \sim 4_n$ (図5参照)のサンプリング周期 T_s は、上記の可変遅延時間の最大値と等しく 100 ns

(周波数=10MHz)である。これに対して、本発明による複数ビーム(上述の例では2本ビーム)の場合のA/D変換器 $4_1 \sim 4_n$ (図1参照)のサンプリング周期 T_s は、上記の可変遅延時間の最大値の $1/2$ となり 50 ns (周波数=20MHz)である。従って、本発明においては、A/D変換器 $4_1 \sim 4_n$ のサンプリング周期は早くなるが、1系統の設置だけでよいこととなる。

【0020】なお、以上の説明では、超音波ビームの本数を2本としたが、本発明はこれに限らず、それ以上の任意の本数としてもよい。ただし、この場合、ビーム本数の上限は、音響的には送波ビーム内に同時に許容できる感度差内で得られる本数で決まり、回路的にはデジタル遅延手段の最大クロック周波数で制限される。

【0021】

【発明の効果】本発明は以上のように構成されたので、探触子の配列振動子素子の一つずつに対してアナログ可変遅延手段を並列に複数個設けると共に、これらのアナログ可変遅延手段を交互に切り換えて接続する切換手段を設けたことにより、制御回路部からの制御信号によって上記切換手段を切り換えて制御すると共に、デジタル遅延手段を時分割制御して実時間で複数本の超音波ビームを得ることができる。従って、受波整相回路の全体を複数系統設けることなく、回路規模を大きくしないで複数本の超音波ビームを得ることができる。

【図面の簡単な説明】

【図1】本発明による超音波診断装置の受波整相回路の実施例を示すブロック図。

【図2】上記受波整相回路の動作を説明するためのタイミング線図。

【図3】2本ビームの場合の遅延時間の制御例を示す説明図。

【図4】アナログ可変遅延線の内部構成を示す回路図。

【図5】従来の受波整相回路を示すブロック図。

【図6】超音波診断装置において探触子の配列振動子に入力する受波波面の状態を示す説明図。

【図7】図6における第3番目の振動子素子で受信した受波信号に与えられる遅延時間の内容を拡大して示す説明図。

【符号の説明】

1 探触子

$1_1 \sim 1_n$ 振動子素子

$2_1 \sim 2_n$ ブリアンプ

$3_{11} \sim 3_{n2}$ アナログ可変遅延線

$4_1 \sim 4_n$ A/D変換器

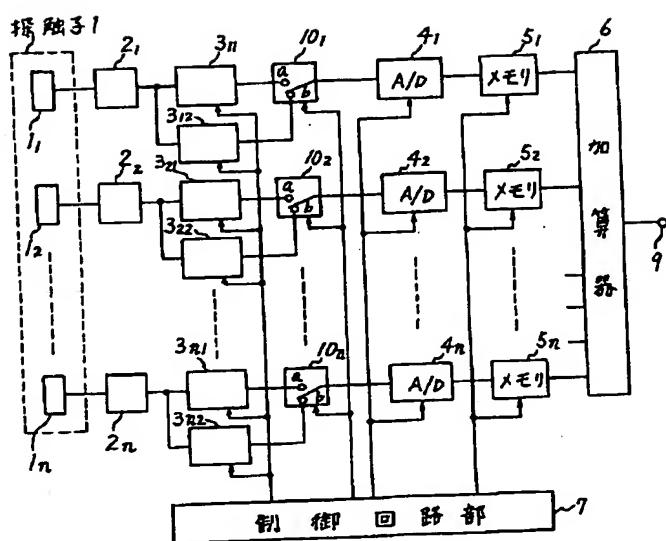
$5_1 \sim 5_n$ メモリ

6 加算器

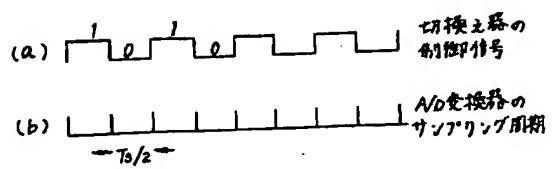
7 制御回路部

$1_{01} \sim 1_{0n}$ 切換え器。

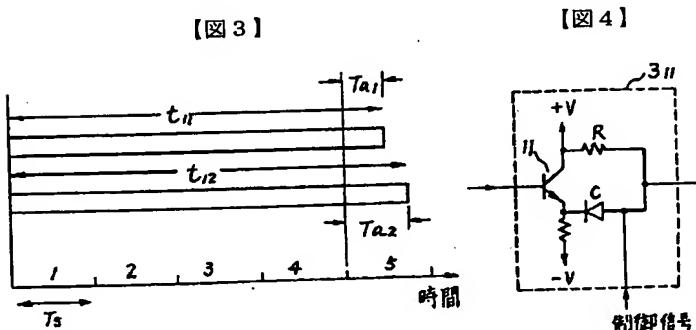
【図1】



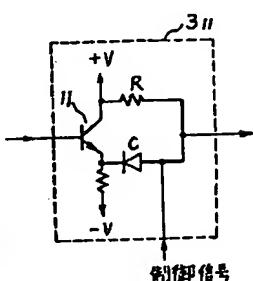
【図2】



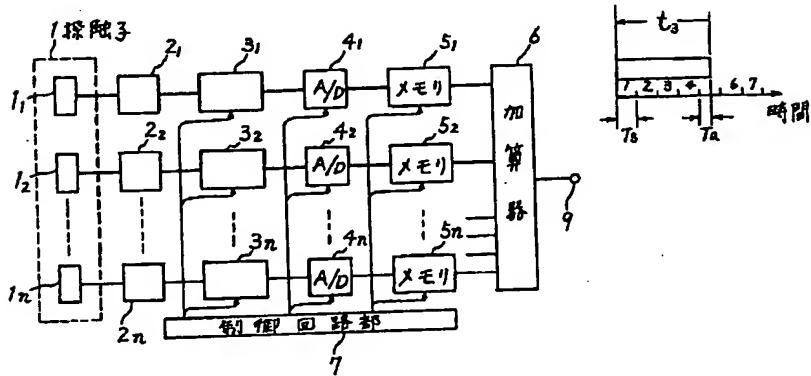
【図3】



【図4】



【図5】



【図7】

